

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DOCKET NO.: 218251US6XPCT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Philippe ROBERT

SERIAL NO.: NEW U.S. PCT APPLICATION

FILED: HEREWITH

INTERNATIONAL APPLICATION NO.: PCT/FR00/02065

INTERNATIONAL FILING DATE: July 18, 2000

FOR: METHOD OF FABRICATING THROUGH-CONNECTIONS A SUBSTRATE, AND
SUBSTRATE EQUIPPED WITH SUCH CONNECTIONS

REQUEST FOR PRIORITY UNDER 35 U.S.C. 119
AND THE INTERNATIONAL CONVENTION

Assistant Commissioner for Patents
Washington, D.C. 20231

Sir:

In the matter of the above-identified application for patent, notice is hereby given that
the applicant claims as priority:

| <u>COUNTRY</u> | <u>APPLICATION NO</u> | <u>DAY/MONTH/YEAR</u> |
|-----------------------|------------------------------|------------------------------|
| France | 99 09938 | 30 July 1999 |

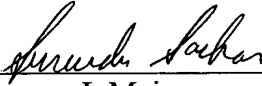
Certified copies of the corresponding Convention application(s) were submitted to the
International Bureau in PCT Application No. PCT/FR00/02065. Receipt of the certified
copy(s) by the International Bureau in a timely manner under PCT Rule 17.1(a) has been
acknowledged as evidenced by the attached PCT/IB/304.

Respectfully submitted,
OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.



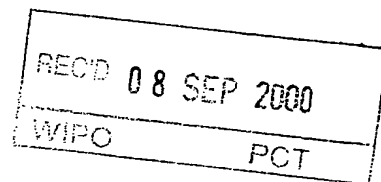
22850

(703) 413-3000
Fax No. (703) 413-2220
(OSMMN 1/97)



Gregory J. Maier
Attorney of Record
Registration No. 25,599
Surinder Sachar
Registration No. 34,423

THIS PAGE BLANK (USP)



PCT/FR 0 0 / 0 2 0 6 5

BREVET D'INVENTION

CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

FR 00/02065

*Priority
Paper
T. Steptoul
EU 6-10*

COPIE OFFICIELLE

10/030157

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le 25 JUIL. 2000

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets

PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

Martine PLANCHE

INSTITUT
NATIONAL DE
LA PROPRIÉTÉ
INDUSTRIELLE

SIEGE
26 bis, rue de Saint Petersburg
75800 PARIS Cédex 08
Téléphone : 01 53 04 53 04
Télécopie : 01 42 93 59 30

THIS PAGE BLANK (USPTO)

Cet imprimé est à remplir à l'encre noire en lettres capitales

Reserve a VINPI

a loi n°78-17 du 6 janvier 1978 relative à l'informatique aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant.

DÉSIGNATION DE L'INVENTEUR

(si le demandeur n'est pas l'inventeur ou l'unique inventeur)

DEPARTEMENT DES BREVETS

26bis, rue de Saint-Petersbourg

75800 Paris Cédex 08

Tél. : 01 53 04 53 04 - Télécopie : 01 42 93 59 30

N° D'ENREGISTREMENT NATIONAL

990 9938

TITRE DE L'INVENTION :

~~PROCÉDE DE FABRICATION DE CONNEXIONS TRAVERSANTES DANS UN~~
~~SUBSTRAT ET SUBSTRAT EQUIPE DE TELLES CONNEXIONS~~

LE(S) SOUSSIGNÉ(S)

THOMSON-CSF SEXTANT

DÉSIGNÉ(NT) EN TANT QU'INVENTEUR(S) (indiquer nom, prénoms, adresse et souligner le nom patronymique) :

Philippe ROBERT

Domicilié :

THOMSON-CSF

TPI/DB

13, Av. du Président Salvador Allende

94117 ARCUEIL CEDEX

NOTA : A titre exceptionnel, le nom de l'inventeur peut être suivi de celui de la société à laquelle il appartient (société d'appartenance) lorsque celle-ci est différente de la société dépositaire ou titulaire.

Date et signature (s) du (des) demandeur(s) ou du mandataire

813

Pascale JEUNE

Procédé de fabrication de connexions traversantes dans un substrat et substrat équipé de telles connexions

5 L'invention concerne un procédé de fabrication de connexions conductrices traversantes entre la face avant et la face arrière d'un substrat ainsi qu'un substrat équipé de telles connexions conductrices.

L'invention s'applique notamment à des substrats destinés à accueillir une structure micro-électronique, telle qu'un capteur, une tête
10 magnétique, un micro-actionneur, ou destinés à accueillir un circuit micro-électronique.

Le substrat peut être électriquement conducteur (par exemple en silicium, en polysilicium) ou isolant (par exemple en céramique).

Les connexions conductrices traversantes permettent d'assurer
15 des contacts électriques discrets entre la face avant et la face arrière d'un substrat semiconducteur, isolant ou conducteur.

L'utilisation de connexions conductrices traversantes permet :

- de densifier le nombre de contacts électriques,
- d'assurer des contacts électriques sur un empilement de
20 substrats,
- d'alimenter les composants par la face arrière du substrat lorsque le câblage ne peut pas être fait en face avant.

La technique couramment utilisée pour fabriquer ces connexions conductrices consiste à percer le substrat de part en part (par exemple par tir
25 laser), à isoler électriquement le trou (dans le cas d'un substrat semiconducteur ou conducteur) et à remplir le trou par un matériau conducteur.

Dans la plupart des applications, le remplissage des trous doit être total pour permettre une reprise de contact électrique aisée, pour continuer
30 les étapes technologiques concernant les faces avant et arrière après la fabrication des connexions conductrices et pour permettre une reprise de contact électrique après un éventuel amincissement du substrat en fin de procédé.

Le remplissage se fait généralement par une pâte conductrice
35 injectée sous pression (méthode utilisée pour réaliser les boîtiers micro-électroniques). Bien qu'efficace, cette technique est assez « violente » et

génère des défauts sur les faces du substrat (éclats, rugosité, fissures, contraintes...). Cette technique peut même entraîner une perte d'isolation dans le cas de substrats semiconducteurs. Par ailleurs, la pâte est composée de particules métalliques mélangées à une solution à base de polymères et de solvants. Cette solution, qui sert de liant, doit être éliminée après remplissage. Cette élimination produit un retrait non négligeable du matériau conducteur qui peut être à l'origine de trous, responsables de perte de conduction. La pâte peut également être à l'origine de pollution, les polymères s'éliminant difficilement.

10 D'autres techniques ont été envisagées, en particulier celles décrites dans le document « Electrical Interconnections Through Semiconductor Wafers » de T.R. Anthony publié dans la revue Journal Application of Physic 52(8) d'août 1981. Il s'agit :

15 • de l'utilisation de procédés d'électrolyse qui conduisent généralement à un remplissage superficiel du trou dû à des problèmes de mouillage et à des effets de bord ou,

20 • du remplissage par un métal en fusion. Cette technique pose des problèmes de dilatation thermique. Les métaux à bas point de fusion (inférieur à la température de ramollissement du substrat) présentent un fort coefficient de dilatation thermique, souvent bien supérieur au substrat. Il en résulte des difficultés d'ordre mécanique (contraintes) ou technologique (risque de fissuration des couches déposées).

Un des buts de l'invention est de pallier les inconvénients précités.

25 A cet effet, l'invention a pour objet un procédé de fabrication de connexions conductrices traversantes entre la face avant et la face arrière d'un substrat. Le procédé consiste :

30 - à creuser dans le substrat, du côté de la face arrière, des cavités ayant une profondeur et une section déterminées pour délimiter des plots de section déterminée destinés à assurer la conduction électrique entre les deux faces et,

- à combler les cavités avec un matériau diélectrique.

L'invention a également pour objet un substrat équipé de connexions conductrices traversantes entre sa face avant et sa face arrière. Les connexions conductrices sont constituées par des plots délimités par le

creusement de cavités, dans la face arrière du substrat. Ces cavités sont comblées par un matériau diélectrique.

Le procédé consiste à réaliser les connexions conductrices traversantes en délimitant dans le substrat (semi-conducteur, isolant ou conducteur) des plots qui vont servir de passages conducteurs entre la face 5 arrière et la face avant du substrat. La délimitation est effectuée en creusant des cavités. Les cavités sont comblées par un matériau diélectrique pour assurer la tenue mécanique et l'isolation électrique des plots.

L'usage d'un isolant, comme matériau de remplissage des cavités 10 creusées, présente l'avantage d'offrir un coefficient de dilatation thermique proche de celui des substrats couramment utilisés en micro-électronique.

En outre, après remplissage, un amincissement du substrat sur les deux faces permet d'enlever les courts-circuits dus au substrat et les surplus du matériau de remplissage.

15 L'invention a en outre pour avantage qu'elle permet :

- une reprise de contact électrique simple, même après amincissement du substrat, et

- une très bonne isolation électrique des passages conducteurs.

Le substrat peut être isolant (par exemple en céramique) ou 20 faiblement conducteur (par exemple un semi-conducteur faiblement dopé). Dans ces cas un dépôt métallique est fait ou peut être fait sur les plots avant remplissage des cavités afin d'assurer la conductivité électrique des plots.

Dans le cas de l'utilisation d'un substrat silicium de type silicium sur isolant plus connu par le sigle SOI, abréviation des termes anglo-saxons 25 Silicon on Insulator, l'amincissement du substrat destiné à couper les courts-circuits après remplissage peut être remplacée par une gravure des couches de silicium et d'oxyde du côté de la face avant pour rendre les plots débouchants.

Un substrat, équipé de connexions conductrices traversantes 30 obtenues par un procédé selon l'invention, peut intervenir pour délimiter une enceinte. Le substrat peut permettre d'effectuer un scellement de l'enceinte de manière à ce que l'atmosphère dans l'enceinte soit parfaitement connue avec, en particulier, une pression pouvant être utilisée comme pression de référence. L'étanchéité de l'enceinte n'est en rien affectée par les connexions 35 conductrices traversantes constituées par les plots. En effet, d'une part, les

connexions conductrices traversantes obtenues par un procédé selon l'invention laissent la face avant du substrat parfaitement plane et, d'autre part, le matériau diélectrique comble la cavité de manière totalement hermétique. La possibilité de pouvoir effectuer un scellement joue un rôle primordial, en particulier pour la fabrication de micro-capteurs.

D'autres caractéristiques et avantages de l'invention apparaîtront à l'aide de la description qui suit. La description est faite en regard des figures annexées qui représentent :

- la figure 1, un substrat à l'issue d'une première étape du procédé,
- la figure 2, une loupe sur un plot,
- la figure 3, un substrat à l'issue d'une deuxième étape du procédé,
- la figure 4, un substrat à l'issue d'une troisième étape du procédé,
- la figure 5, un substrat à l'issue d'une quatrième étape du procédé,
- la figure 6, un substrat à l'issue d'une cinquième étape du procédé,
- la figure 7, un substrat à l'issue d'une sixième étape du procédé,
- la figure 8, un substrat à l'issue d'une septième étape du procédé,
- les figures 9 à 14, les étapes du procédé mis en œuvre avec un substrat constitué d'un empilement de couches.

La figure 1 représente un substrat 1 ayant une face avant 2 et une face arrière 3. Le substrat 1 est couramment en silicium, mais il peut être d'une autre nature, en céramique par exemple. Le procédé selon l'invention s'applique aussi bien à un substrat faiblement conducteur (un semi-conducteur comme le silicium éventuellement dopé), qu'à un substrat isolant (céramique) ou bien à un substrat conducteur.

La première étape du procédé consiste à délimiter des plots 4 dans le substrat 1. Ces plots 4 sont destinés à assurer une connexion électrique à travers le substrat 1. Les plots 4 sont avantageusement formés dans le substrat 1 lui-même.

La délimitation d'un plot 4 est effectuée en creusant une cavité 5 dans la face arrière 3 du substrat 1. Suivant l'exemple de la figure 1, la cavité 5 a une section circulaire en forme de couronne. Cette couronne a une largeur l_d et un diamètre $2 \times (l_p + l_d)$ avec une partie pleine de diamètre $2 \times l_p$ qui constitue le plot. La cavité 5 a une profondeur P_d inférieure à l'épaisseur e du substrat 1. La section de la cavité 5 peut ne pas être circulaire, mais carré, rectangulaire, etc....Il en est de même pour la section du plot 4 ; la section du plot pouvant être de forme différente de celle de la cavité.

Le creusement d'une cavité 5 est obtenu par des techniques connues. Une des techniques connues consiste, à l'aide d'un masque par exemple en résine ou en oxyde, à effectuer une gravure sèche anisotrope. Une autre technique connue consiste, à l'aide d'un masque, à effectuer une gravure chimique. Pour un substrat en silicium d'épaisseur $e = 525 \mu\text{m}$, la profondeur P_d de la cavité 5 est de l'ordre de $300 \mu\text{m}$. Pour un substrat en céramique le creusement est généralement effectué par un usinage mécanique du substrat.

La figure 2 est une loupe sur un plot. Le plot 4, de diamètre $2 \times l_p$, est délimité par la cavité 5 en forme de couronne cylindrique de largeur l_d . Par exemple, le plot 4 a un diamètre $2 \times l_p = 50 \mu\text{m}$ et la cavité 5 une largeur $l_d = 50 \mu\text{m}$.

La figure 3 illustre la deuxième étape du procédé. Cette deuxième étape est optionnelle, elle est nécessaire lorsque le substrat 1 n'est pas suffisamment conducteur, par exemple pour un substrat en céramique. Cette étape consiste à effectuer le dépôt d'une couche mince conductrice 6 qui a pour fonction d'augmenter la conductivité du plot. En fonction de la technique utilisée pour effectuer le dépôt, la couche 6 est déposée uniquement sur la face arrière ou bien simultanément sur les deux faces.

La technique utilisée doit permettre un dépôt sur toute la hauteur P_d du plot. Au terme de cette étape, la surface de la face arrière, et éventuellement de la face avant, est totalement recouverte d'une couche mince conductrice ; la surface de la face arrière comprenant la surface des plots 4 jusqu'au fond des cavités 5. Une technique de dépôt chimique en phase vapeur, par exemple de tungstène (W), permet d'obtenir un dépôt d'une couche conductrice 6 conformément à la description ci-dessus. Une

telle technique est connue sous les sigles CVD, abréviation des termes anglo-saxons Chemical Vapor Deposition.

La figure 4 illustre la troisième étape du procédé. Les cavités 5 sont comblées par un matériau 7 déterminé. Le matériau 7 doit être isolant ou peu conducteur pour isoler le plot du reste du substrat 1 lorsque ce dernier est conducteur. La technique de dépôt consiste typiquement en un dépôt par fusion. Le procédé permet d'utiliser des matériaux ayant un faible coefficient de dilatation thermique. Le matériau peut avantageusement avoir un coefficient de dilatation thermique très proche de celui du silicium, dans le cas d'un substrat en silicium, tout en ayant une température de fusion inférieure à celle du silicium. Le faible coefficient de dilatation thermique permet d'éviter les problèmes ardues liés à la différence de coefficient de dilatation thermique entre le matériau de remplissage et le substrat ; problèmes auxquels sont confrontées certaines techniques de connexion connues.

Le matériau retenu peut être du verre, déposé par fusion.

Le matériau 7 assure, en plus d'une fonction d'isolation, nécessaire lorsque le substrat est conducteur, une fonction de maintien du plot 4. Le matériau 7 solidarise le plot 4 sur sa hauteur avec le substrat 1. Le matériau 7 peut, en outre, participer à la délimitation d'une enceinte étanche.

En fonction des techniques de dépôt utilisées, le matériau déposé peut recouvrir la totalité de la face arrière comme l'illustre la figure 4.

La figure 5 illustre la quatrième étape du procédé.

Cette étape permet de découvrir le substrat en retirant les couches indésirables de surface. Lorsque le diélectrique 7 déborde des cavités 5, il faut le retirer en amincissant la face arrière 3 du substrat 1. L'amincissement peut consister en un rodage, un polissage, une gravure ou une combinaison de ces différentes techniques. Le rodage consiste en une abrasion qui a pour inconvénient de laisser une surface ayant un état de surface rayé. Pour remédier à cet inconvénient, l'abrasion est suivie d'un polissage pour obtenir un état de surface lisse. Une technique de polissage est communément connue sous les sigles CMP, abréviation des termes anglo-saxons Chemical Mechanical Planarisation. Cette technique a un double effet, mécanique et chimique, qui permet d'obtenir une surface lisse. Le polissage est particulièrement important lorsqu'il n'y a pas eu la deuxième

étape. C'est-à-dire lorsqu'il n'y a pas eu de dépôt d'une couche conductrice. La gravure peut consister en une gravure sèche ou humide. Une gravure sèche met en œuvre un plasma, une gravure humide met en œuvre un bain chimique.

5 L'amincissement, ci-dessus décrit, peut permettre de retirer la couche conductrice (déposée lors de la deuxième étape), de la face arrière 3 et de la face avant 2 si la couche conductrice est présente sur cette dernière. Le retrait de la couche conductrice peut être effectué de manière indépendante ou complémentaire par une technique spécifique connue. Par
10 exemple, par une gravure sèche ou une gravure humide. La gravure sèche peut être du type RIE, abréviation des termes anglo-saxons Reactive Ion Etching.

Au terme de la quatrième étape, le substrat comprend un ensemble de plots 4. Cet ensemble peut comprendre un seul plot 4. La
15 densité maximale de plots pouvant être délimités dans un substrat de taille donnée dépend, en particulier, des performances de la technique de gravure utilisée lors de la première étape. Les cavités 5, comblées par un matériau diélectrique 7, assurent la tenue mécanique et l'isolation électrique des plots 4. Le matériau 7 peut, en outre, participer à la délimitation d'une enceinte
20 étanche. L'usage d'un diélectrique, comme matériau de remplissage des cavités creusées, présente l'avantage d'offrir un coefficient de dilatation thermique proche de celui des substrats couramment utilisés en micro-électronique. Le procédé permet de résoudre les problèmes liés à la différence de coefficient de dilatation thermique entre le substrat et le
25 matériau de remplissage. Le procédé s'affranchit, en outre, des problèmes de retrait et de pollution.

La cinquième étape, figure 6, permet d'éliminer le court-circuit entre le plot 4 et la face avant 2 du substrat 1. L'élimination est effectuée par un amincissement de la face avant suivant une technique connue. Une
30 première technique peut consister à roder par abrasion la face avant 2 du substrat 1, une deuxième technique peut consister en une gravure sèche ou une gravure humide, une troisième technique peut consister en une combinaison de rodage, gravure et polissage. Les plots 4, éventuellement métallisés 6, sont des éléments conducteurs qui permettent d'établir des
35 connexions électriques traversantes entre les deux faces 2, 3 du substrat 1.

La face avant 2 du substrat 1 est généralement destinée à l'implantation d'une fonction électronique ou d'une microstructure, un microcapteur par exemple. Les plots 4 permettent, par exemple, d'alimenter le microcapteur par la face arrière 3 en assurant une connexion électrique entre la face

5 arrière 3 et des points de contact au sein du circuit du microcapteur. Les plots 4 permettent de disposer de points de contact qui n'affectent pas la planéité de la surface de la face avant 2 du substrat 1. Un substrat 1, équipé de plots 4 obtenus selon un procédé selon l'invention, peut intervenir pour délimiter une enceinte. Le substrat peut permettre d'effectuer un scellement

10 de l'enceinte de manière à ce que l'atmosphère dans l'enceinte soit parfaitement connue avec, en particulier, une pression pouvant être utilisée comme pression de référence. L'étanchéité de l'enceinte n'est en rien affectée par les connexions conductrices traversantes constituées par les plots. En effet, à l'issue de la cinquième étape, la face avant 2 du substrat 1

15 est parfaitement plane.

La sixième étape, figure 7, consiste à déposer une couche mince isolante 8 sur les deux faces 2, 3 du substrat 1 et à ouvrir des zones de contact 9 en regard des plots 4. Le dépôt d'une couche mince isolante 8 est effectué par une technique connue, par exemple du type plasma comme la

20 technique connue sous le sigle PECVD, abréviation des termes anglo-saxons Plasma Enhance Chemical Vapor Deposition.

L'ouverture des zones de contact 9 peut être effectuée par masquage et gravure de la couche isolante 8. Le masquage peut être effectué par photolithographie.

25 La septième étape, figure 8, consiste à matérialiser les points 10 de contact en regard des plots 4. La matérialisation est effectuée par des techniques connues qui consistent à déposer une couche mince conductrice 11 sur les deux faces 2, 3 du substrat 1 et, à découper les points 10, par exemple par masquage et gravure de la couche conductrice 11. Le

30 masquage peut être effectué par photolithographie.

Les figures 9 à 14 illustrent une mise en œuvre du procédé avec un substrat constitué d'un empilement de couches. Ce substrat 1 peut être de type SOI, abréviation des termes anglo-saxons Silicium On Insulator. La première couche 12 de l'empilement est composée de silicium. La face libre

35 de la première couche correspond à la face arrière 3 du substrat. La

deuxième couche 13 de l'empilement est une couche isolante. Elle est constituée d'un oxyde de silicium. La troisième couche 14 de l'empilement est composée de silicium. Sa face libre correspond à la face avant 2 du substrat. Un substrat SOI a, par exemple, pour épaisseur :

- 5 1^{ère} couche : 500 μm
 - 2^{ème} couche : 0,4 μm
 - 3^{ème} couche : de 0,2 μm à plusieurs μm .
-

La troisième couche 14 est généralement réservée à la fabrication de fonctions électroniques ou à la réalisation de microstructures, par exemple un microcapteur, un microactionneur, etc., ...

La figure 9 illustre la première étape du procédé. Suivant cette mise en œuvre les cavités 5 sont creusées jusqu'à découvrir la couche isolante 13.

Lors de la mise en œuvre du procédé avec un substrat de type SOI, la deuxième étape n'existe pas.

La figure 10 illustre la troisième étape du procédé. Le type de substrat ne modifie pas la mise en œuvre de la troisième étape ; cette étape se déroule selon la description faite en regard de la figure 4.

La figure 11 illustre la quatrième étape du procédé. Le type de substrat ne modifie pas la mise en œuvre de la quatrième étape ; cette étape se déroule selon la description faite en regard de la figure 5.

Lors de la mise en œuvre du procédé avec un substrat constitué d'un empilement de couches, en particulier du type SOI, la cinquième étape n'existe pas.

La figure 12 illustre la sixième étape du procédé. Etant donné que les plots 4 ne sont pas apparents sur la face avant 2, le dépôt de la couche mince isolante 8 est effectué seulement sur la face arrière 3. Le dépôt se déroule suivant la description faite en regard de la figure 7 avec pour limitation un dépôt sur la face arrière 3.

La figure 13 illustre la septième étape du procédé. La mise en œuvre est différente de celle décrite en regard de la figure 8 dans la mesure où les points 10 de contacts sont présents uniquement sur la face arrière 3.

Pour obtenir un plot traversant, des étapes complémentaires sont nécessaires. Elles sont illustrées par la figure 14. Elles consistent :

- à graver la troisième couche 14 et la deuxième couche 13 à partir de la face avant 2 en utilisant un masque. La gravure est effectuée jusqu'au plot 4, suivant une technique identique à celle décrite en regard de la figure 1, pour découvrir le plot et seulement une partie du diélectrique.

- 5 - à matérialiser les points 10 de contact sur la face avant 2 suivant une technique proche de celle décrite en regard de la figure 13. Pour les points 10 de contact de la face avant, la section de gravure de la couche isolante 8 est inférieure à la section de gravure des troisième et deuxième couches du substrat.

REVENDEICATIONS

1. - Procédé de fabrication de connexions conductrices
5 traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1),
caractérisé en ce qu'il consiste :

- à creuser dans le substrat (1), du côté de la face arrière (3),
des cavités (5) ayant une profondeur (P_d) et une section déterminées pour
délimiter des plots (4) de section déterminée destinés à assurer la
10 conduction électrique entre les deux faces (2, 3) et,
- à combler les cavités (5) avec un matériau diélectrique (7).

2. - Procédé de fabrication de connexions conductrices
traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1)
15 selon la revendication 1, caractérisé en ce que le comblement des cavités (5)
consiste :

- à déposer le matériau diélectrique (7) dans les cavités (5),
- à retirer, de la surface du substrat (1), les débordements du
dépôt du matériau diélectrique (7) en amincissant la face arrière (3) du
20 substrat (1) jusqu'à découvrir les plots (4).

3. - Procédé de fabrication de connexions conductrices
traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1)
selon la revendication 1, caractérisé en ce qu'il consiste, après délimitation
25 des plots (4) et avant le comblement des cavités (5),
- à métalliser les plots (4) en effectuant le dépôt d'une couche
conductrice (6) sur les plots.

4. - Procédé de fabrication de connexions conductrices
30 traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1)
selon la revendication 3, caractérisé en ce que le comblement des cavités (5)
consiste :

- à déposer le matériau diélectrique (7) dans les cavités (5),
- à retirer, de la surface du substrat (1), les débordements du
35 dépôt du matériau diélectrique (7) en amincissant la face arrière (3) du
substrat (1) jusqu'à découvrir les plots (4),

- à retirer la couche conductrice (6), de la surface du substrat (1), par un amincissement des faces (2, 3) métallisées du substrat (1).

5 5. - Procédé de fabrication de connexions conductrices traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1) selon l'une quelconque des revendications 1 à 4, caractérisé en ce qu'il consiste :

10 - à amincir le substrat (1) jusqu'à découvrir le matériau diélectrique contenu dans les cavités (5) pour rendre les plots (4) débouchants sur la face avant (2) du substrat (1).

15 6. - Procédé de fabrication de connexions conductrices traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1) selon l'une quelconque des revendications 1 et 2, caractérisé en ce qu'il consiste :

- à creuser la face avant (2) du substrat (1) en regard de chaque plot jusqu'à atteindre le matériau diélectrique (7) contenu dans les cavités (5) pour rendre les plots (4) débouchants sur la face avant (2) du substrat (1).

20 7. - Procédé de fabrication de connexions conductrices traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1) selon l'une quelconque des revendications 1 à 6, caractérisé en ce qu'il consiste :

25 - à matérialiser les points de contacts (10) en regard de chaque face débouchante de chaque plot (4) en déposant sur ces faces un matériau conducteur (11) isolé du substrat.

30 8. - Procédé de fabrication de connexions conductrices traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1) selon la revendication 7, caractérisé en ce que la matérialisation des points de contacts (10) consiste :

- à déposer une couche isolante (8) du côté (2, 3) des faces débouchantes des plots (4),

- à ouvrir une zone de contact (9) en regard de chaque face débouchante des plots (4) par masquage et gravure de la couche isolante (8),

- à déposer une couche conductrice (11) du côté (2, 3) des faces débouchantes des plots (4),

- à découper les points de contact (10) par masquage et gravure de la couche conductrice (11).

9. — Procédé de fabrication de connexions conductrices traversantes entre la face avant (2) et la face arrière (3) d'un substrat (1) selon l'une quelconque des revendications 1 à 8, caractérisé en ce que le matériau diélectrique (7) de comblement est du verre.

10. — Substrat (1) de silicium équipé de connexions conductrices traversantes entre sa face avant (2) et sa face arrière (3), caractérisé en ce que les connexions conductrices sont obtenues par un procédé selon l'une quelconque des revendications 1 à 5.

11. — Substrat (1) de silicium sur isolant dont la couche isolante (13) est disposée entre deux couches (12, 14) de silicium, le substrat (1) étant équipé de connexions conductrices traversantes entre sa face avant (2) et sa face arrière (3), caractérisé en ce que les connexions conductrices sont obtenues par un procédé selon la revendication 6 et en ce que le fond des cavités (5) est constitué par la couche isolante (13).

12. — Substrat (1) isolant équipé de connexions conductrices traversantes entre sa face avant (2) et sa face arrière (3), caractérisé en ce que les connexions conductrices sont obtenues par un procédé selon l'une quelconque des revendications 3 à 5.

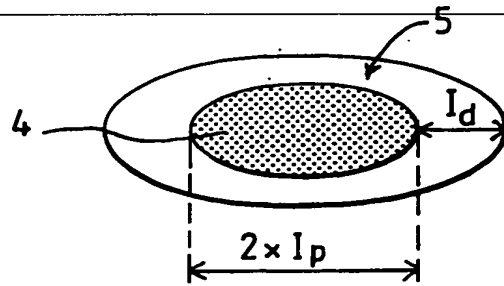
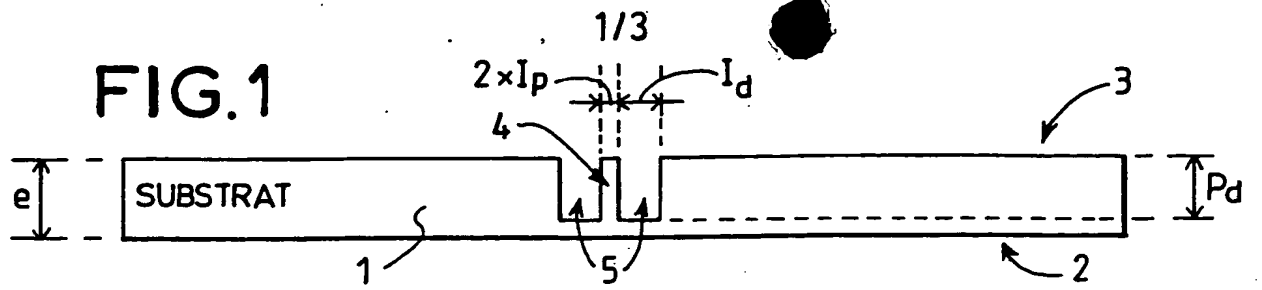
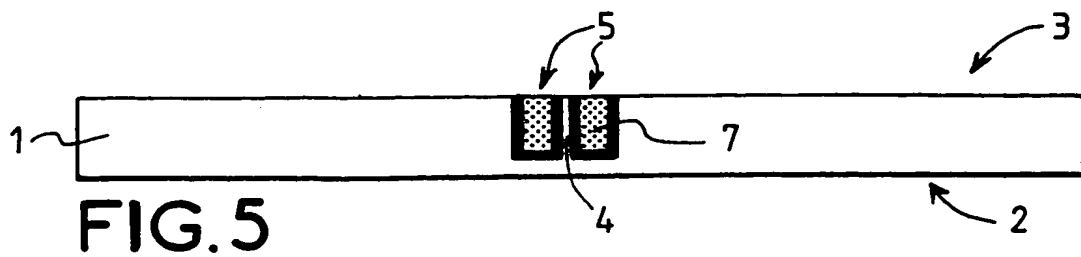
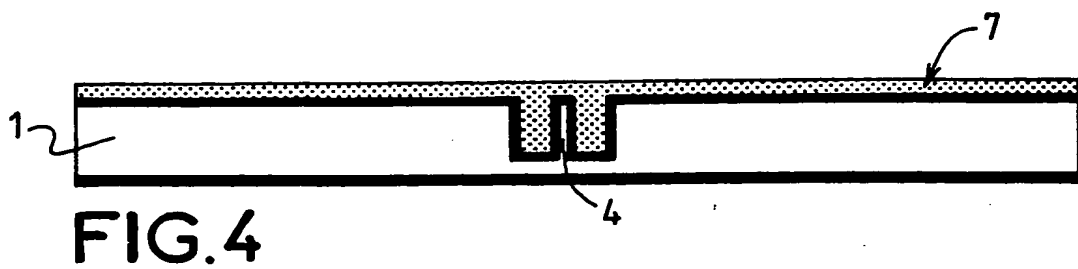
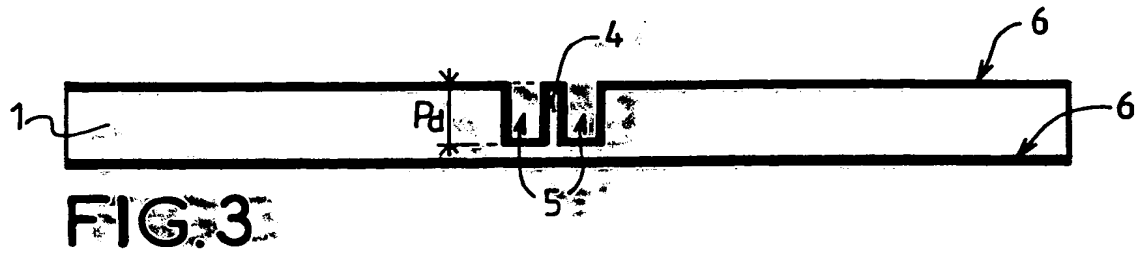


FIG. 2



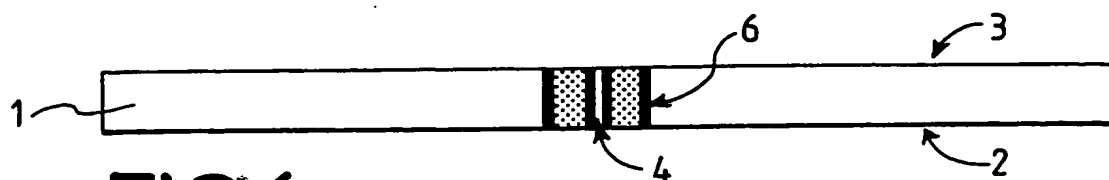


FIG. 6

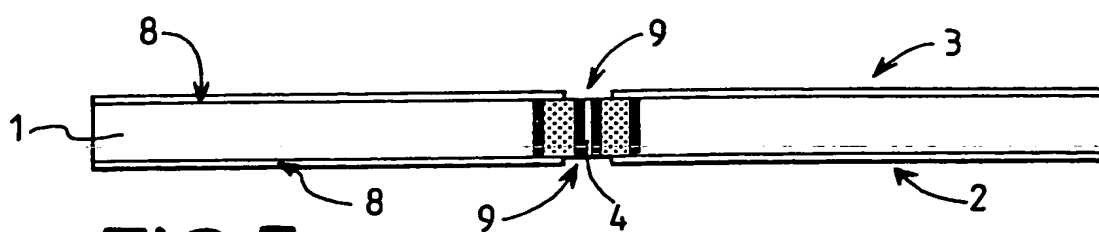


FIG. 7

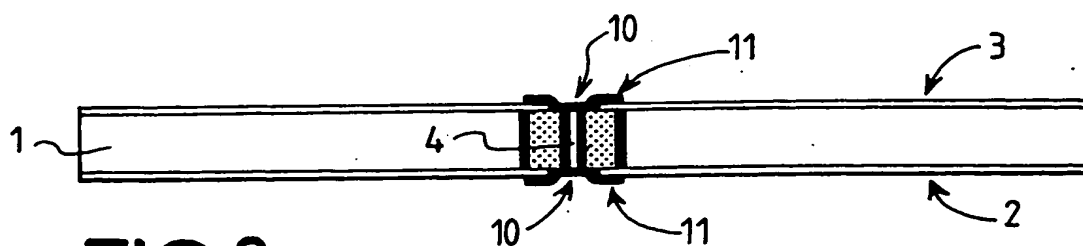


FIG. 8

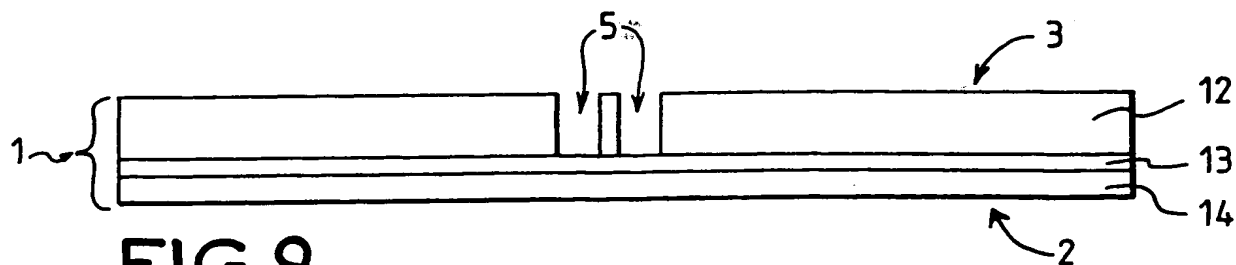


FIG. 9

